

PWM 電路設計技術

字量

脈衝寬度變調(PWM:Pulse Width Modulation)電路除了可以監控功率電路的輸出狀態之外，同時還提供功率元件控制信號，因此廣泛應用在高功率轉換效率的電源、馬達Inverter、音響用D極增幅器、DC-DC Converter、UPS等各種高功率電路。

接著本文要介紹PWM動作原理，同時還要深入探討可以利用軟體變更輸出功率、電流等高功率規格的數位式PWM電路應用技巧。

動作原理

如圖1所示PWM電路主要功能是将輸入電壓的振幅轉換成寬度一定的脈衝，換句話說它是將振幅資料轉換成脈衝寬度。一般switching輸出電路只能輸出電壓的信號，為了輸出類似正弦波之類電壓振幅變化的信號，因此必需將電壓振幅轉換成脈衝信號。

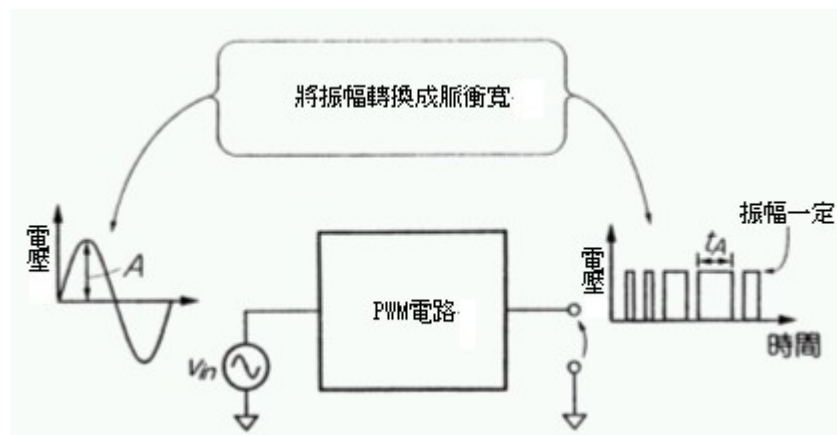


圖1 PWM電路主要功能

如圖2所示高功率電路分別由PWM電路、Gate驅動電路、Switching輸出電路構成，其中PWM電路主要功能使三角波的振幅與指令信號進行比較，同時輸出功率MOSFET的控制信號，透過該控制信號控制功率電路的輸出電壓。

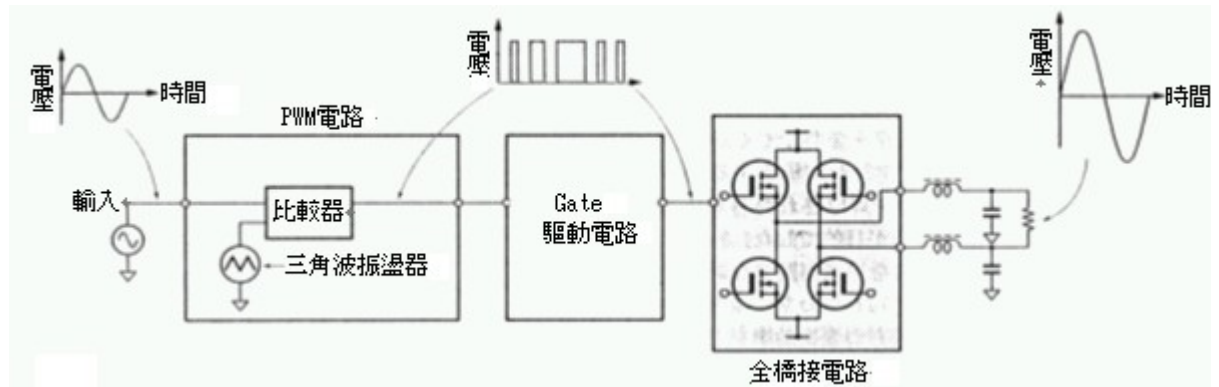


圖2 PWM 電路在高功率電路中的扮演的角色

由圖2可知PWM必需具備可作一定頻率振盪的三角波振盪器。圖3是可以產生信號carry的振盪電路，一旦開起電源該振盪器就會開始自動振盪同時輸出鋸齒該鋸齒狀波形振盪器的輸出波形與輸入信號的信號振幅，如果被輸入到比較器(comparator)，該比較器就會輸出PWM波形。

如圖3所示current mirror的輸出電流(I_1)取決於電阻 R_T ，current mirror電路會使 $I_1 = I_2$ ，換言之電容器 C_T 會利用 I_2 充電，比較器 IC_1 則檢測 C_T 兩端的電壓，當電壓值 T_{r1} 就會變成ON並且開始進行放電，換言之只要反覆上述動作， C_T 兩端會輸出鋸齒狀波形，至於振盪頻率則取決於 R_T 阻抗值構成的電流值，以及 C_T 靜電的充電時定數。

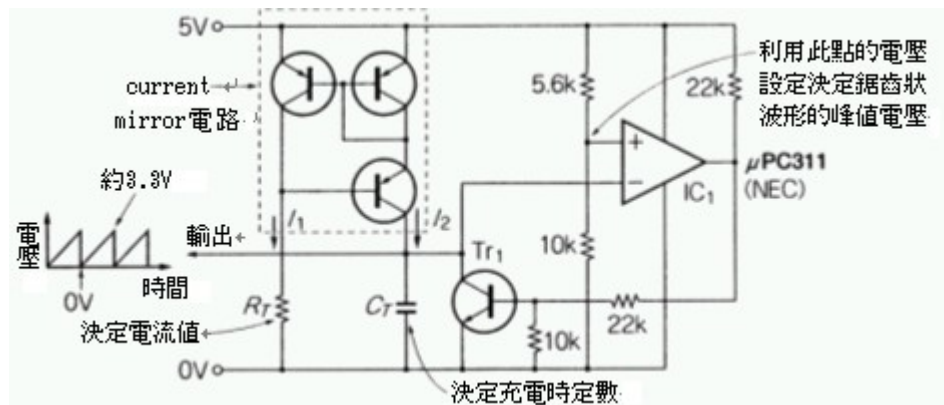
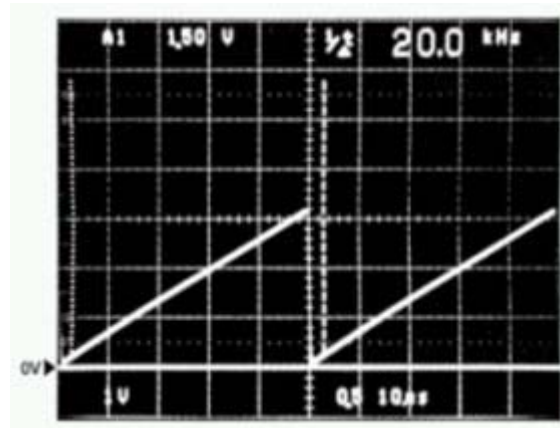


圖3 carry 產生電路

照片1是觀察圖3 carry 電路後獲得的輸出波形，由照片可知波形呈一定傾斜直線性上升接著遽降變成0V；圖4是目前常用4種內建控制IC，PWM電路用的carry 形，由圖可知實際波形分別有鋸齒狀與三角形兩種。



照片1 圖3 carry產生電路的輸出波形

(1V/div.,10µs/div.)

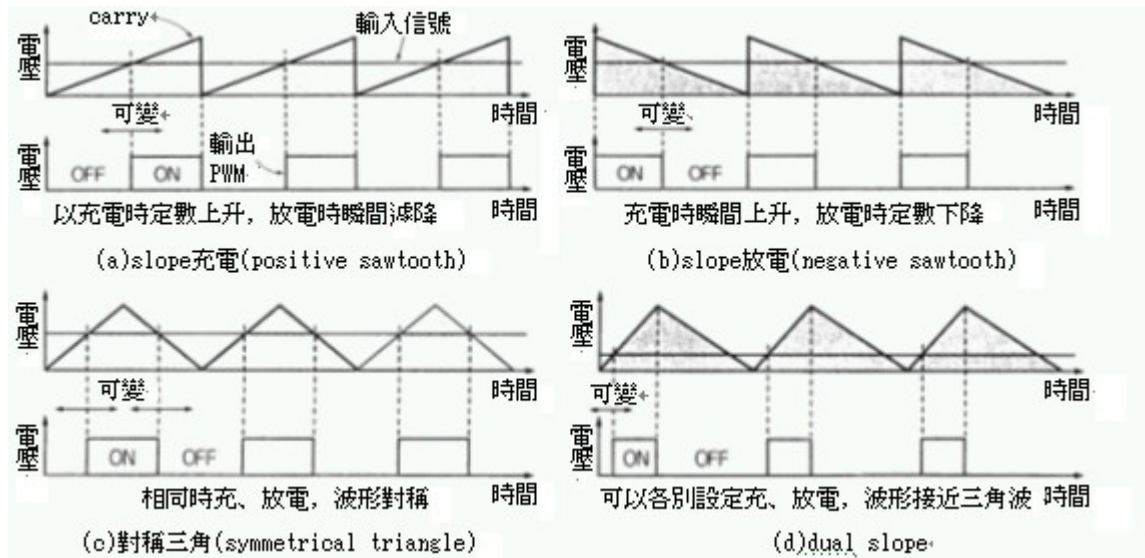


圖4 PWM控制IC常見的carry信號

圖中的slope充、放電振盪器是以三角波的谷底當作基準時間，因此不論是充電時間或是放電時間都可以任意更改，不過ON時間則採用脈衝寬度方式控制；波則分別在slope上改變ON/OFF雙方的timing；dual slope三角波則將充、放電時間其中一項設定ON/OFF時間，接著在slope上改變ON timing並控制脈衝寬度，而言為精確獲得OFF時間，目前PWM控制方式依舊是市場主流。

圖5是將上述圖3產生的鋸齒狀波形加入比較器的反相端子，同時將輸入信號輸入到比較器的非反相端子，如此一來比較器的輸出波形會變成與脈衝寬度呈的矩形波，當脈衝周期一定時頻率會與鋸齒狀波形振盪器的頻率相同，只有輸出的脈衝寬度會改變，周期則維持一定。

產生PWM信號的比較器又稱為PWM比較器，如果將比較器脈衝的面積平均化，該值與輸入信號的振幅呈一定比例，換言之以振盪器當基準製作鋸齒狀波并測獲得的直流信號變化轉換成脈衝寬度，如此一來便可透過輸入信號，改變脈衝寬度同時還可以控制電力(power)。

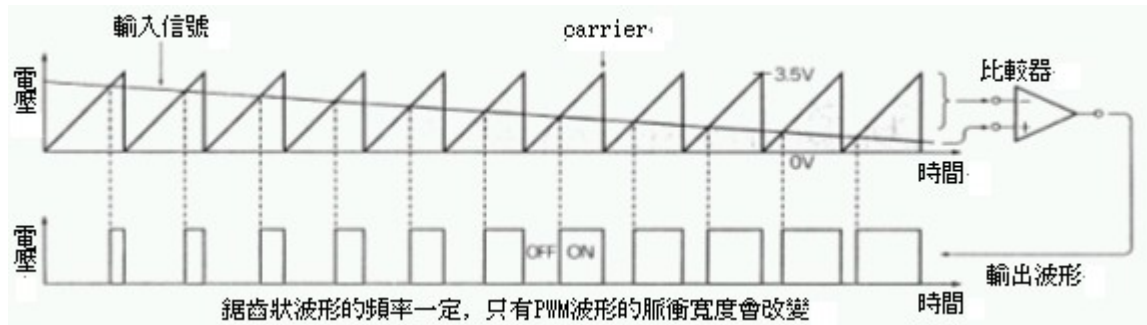


圖5 PWM電路的基本動作特性

如圖6所示比較單元的電路又分成兩種結構，分別是：

- 利用三角波的峰谷固定OFF timing，接著在slope上改變ON timing的ON轉換(transition)方式(圖6(a))(又稱為前緣控制)。
- 利用三角波的峰谷固定ON timing，接著在slope上改變OFF timing的脈衝寬度，亦即所謂的Off控制方式(圖6(b))(又稱為後緣控制)。

如果switching電源的輸出電壓過高的話，PWM電路會使該電壓降低，此時會釋出over shoot同時出現under shoot；利用ON/OFF轉換方式會分別釋出over shoot與shoot。

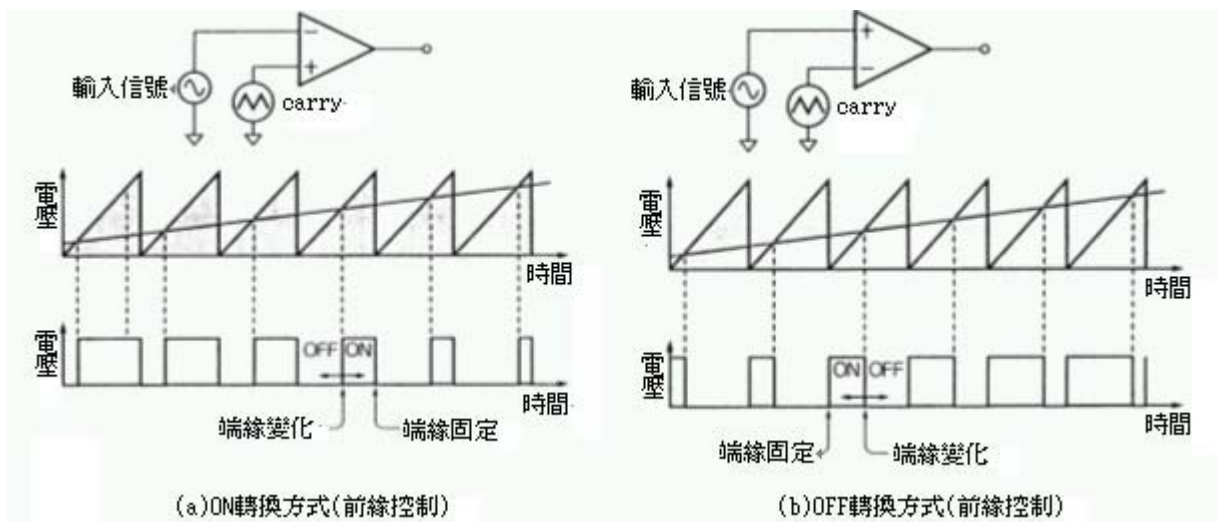
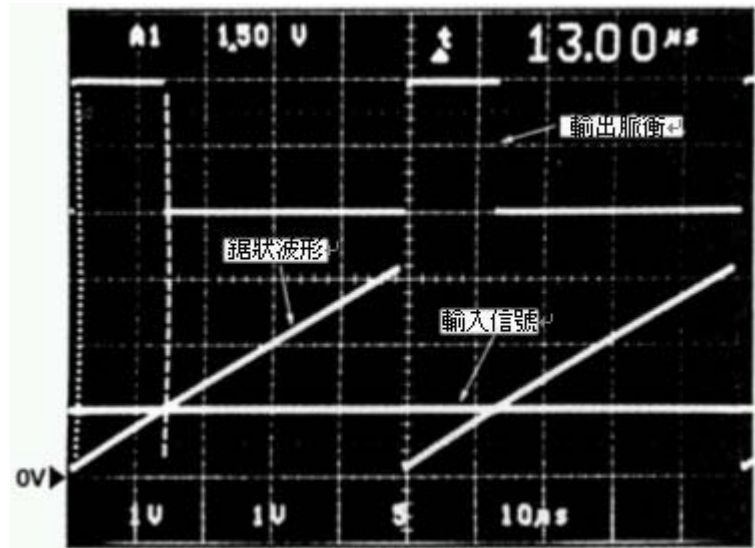
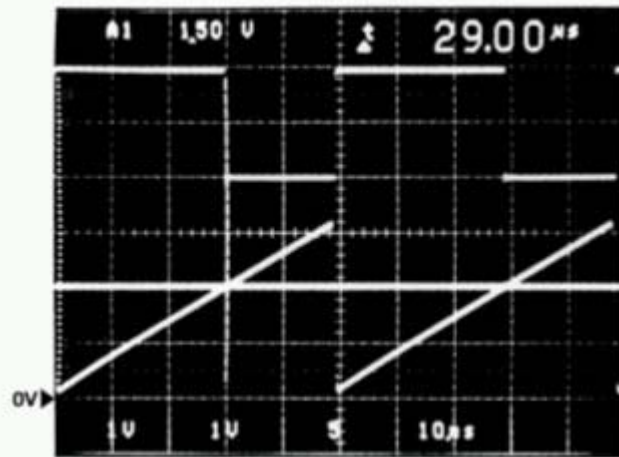


圖6 PWM控制IC常用的比較電路

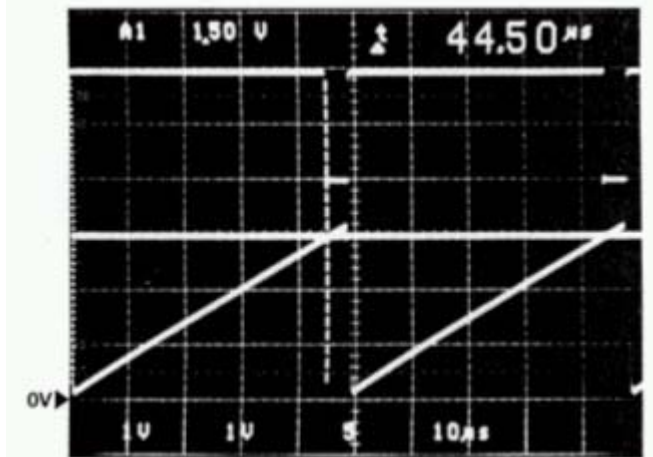
照片2是輸入信號作1~4V變化時，PWM比較器的輸出脈衝波形、鋸齒狀波形以及輸入信號實際狀態；圖7是照片2的測試電路。



(a)低Level輸入信號，輸出脈衝的H極短



(b)中Level輸入信號



(c)高Level輸入信號，輸出脈衝的H極長

照片2 圖3的carry產生電路與比較器整合後的
PWM電路變調波形(1V/div.,10μs/div..)

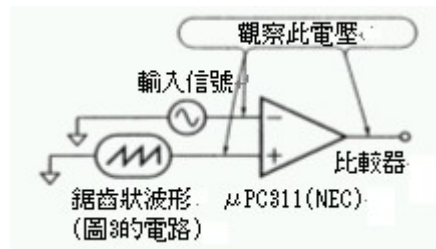


圖7 照片2的測試電路

輸入信號1V時輸出脈衝“H”期間大約13 μ s(25%duty)，2V時大約29 μ s(60%duty)，3V時大約45 μ s(90%duty)，此外4V時鋸齒狀波形的電壓非常高，因此仍維持”態。必需注意的是不論檢測定電壓電源的輸出電壓，或是定電流電源的輸出電流，藉此獲得的結果被當作直流信號輸入到PWM比較器時，基於穩定輸出電一般都採用歸返loop方式，接著再利用輸出電壓或是輸出電流，改變switching元件的on duty，進而達成穩定輸出電壓或是輸出電流的預期目標。

▲ TOP

Carrier產生電路與比較器必備性能

PWM控制IC的三角波會影響功率電路的特性，其中最重要的參數分別是：

- 振盪波形
- 振幅電壓
- 波形的直線性

接著詳細介紹上述各參數對功率電路的影響。

由於三角波的振幅越大噪訊越強，IC的消費電力與起動前電流也隨著增加，實際上為了降低振盪器的端子阻抗(impedance)並使動作穩定，因此加大電容器C為重要指標，一般而言振盪頻率100kHz時， C_T 若超過1000pF的話，即使出現噪訊也能夠穩定動作。

類似圖3 carry產生電路的電容器 C_T 可以與阻抗值 R_T 組合，例如與可以獲得振盪頻率為100kHz的時定數組合時，1000pF電容器的容量阻抗值大約是10k Ω ，10 Ω 抗值大約是100k Ω ，雖然後者的充電電流會減少10倍，可以作低電力(低功率)動作，不過實際上為了提高抗噪訊特性，充分的充電電流反而更容易獲得良好果。

如圖8(a)所示slope呈直線性的話，此時若對直流信號變化進行三角波任意點控制，輸出脈衝的寬度會以相同速度變化；相較之下slope如果呈非直線性三角波著三角波任意點控制，由於可以改變輸出脈衝寬度的速度也會隨著發生變化，因此無法獲得均一的控制特性圖8(b)。

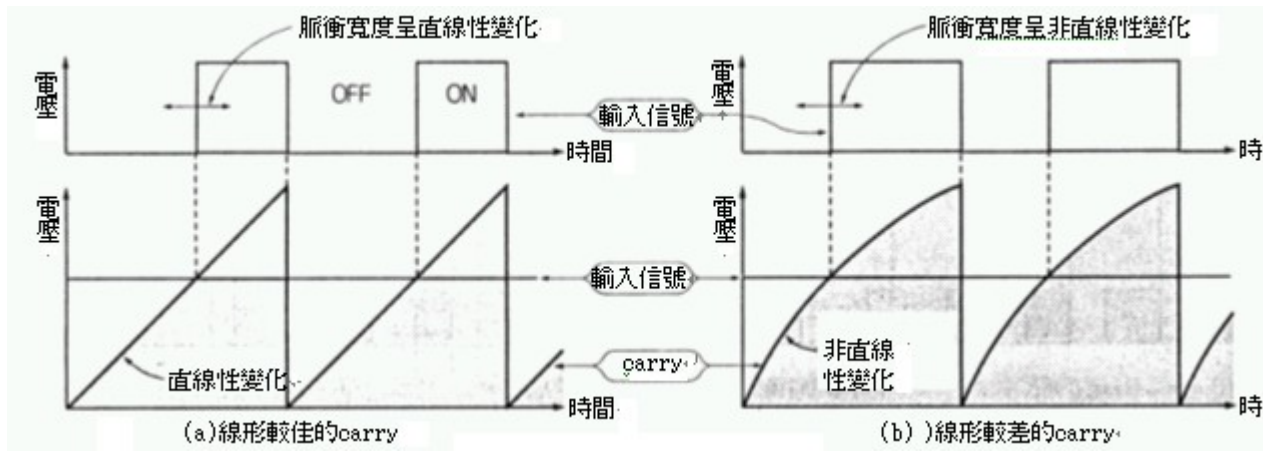


圖8 carry與PWM電路反應特性

如圖9(a)所示PWM電路的比較器反應速度若是無限大的話，當輸入信號的電壓Level為0V時，比較器的輸出脈衝duty變成1；輸入信號的電壓為鋸齒狀波形最比較器的輸出脈衝duty則變成0，然而實際上比較器IC的反應速度並不是無限大，所以無論如何都會出現類似圖9(a)所示的延遲現象(使用 $t_{D(on)} > t_{D(off)}$ 的比較器)

由圖9可知脈衝寬度比理想比較器的輸出脈衝短，類似這種比較器即使輸入信號為0V duty也不會變成1，而且輸入信號變成carry最大值之前duty會變成0，其可以控制的功率範圍變小，不過若是在 $t_{D(on)} > t_{D(off)}$ 與施加歸返電路等前提下，基本上比較器都可以正常動作。

此外PWM控制IC的carry頻率只要不超過100kHz就不會有輸出、入信號延遲問題；反之carry頻率若超過500kHz以上輸出、入信號延遲問題就非常明顯，此時PWM比較器，即使三角波形振盪器與PWM比較器的輸出阻抗，以及之後的輸出驅動器都會受到影響。由於比較器的反應速度一旦變慢，短路的檢測也隨著電流保護電路的起動也會受到影響，最後導致功率元件(power devices)遭受破壞，有鑑於此某些PWM控制IC，內建PWM電路以外的過電流保護專用比較器，生短路時能夠在最短時間內關閉驅動器的輸出，試圖藉此避免功率元件遭受嚴重破壞。

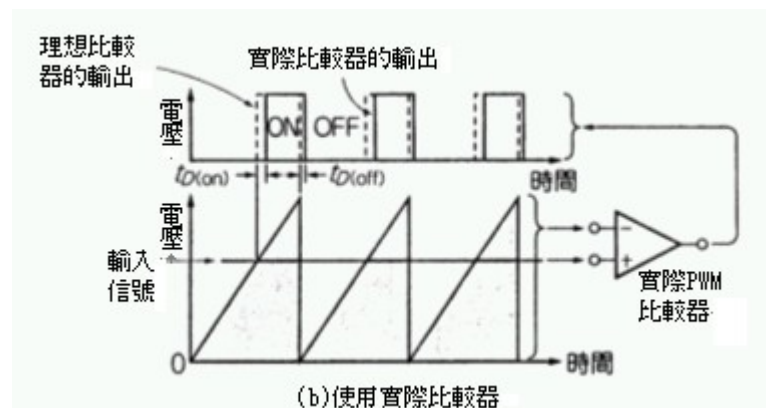


圖9 比較器的延遲對功率電路控制範圍的影響

圖10是PWM電路的Gain，假設PWM的Gain為 G_{PWM} ，它可用下式表示：

$$G_{PWM} = V_{out} / V_{in}$$

V_{out} :輸出電壓

V_{in} :控制電壓

根據上式可知當輸入信號 $V_{in}=1.5V$ ，輸出信號 $V_{out}=12V$ 時，PWM 的 Gain 大約是 8 倍。一般而言 PWM 的 Gain 越大，open loop gain 也隨著變大，因此輸出電壓的抗、偏斜都必需設法改善。

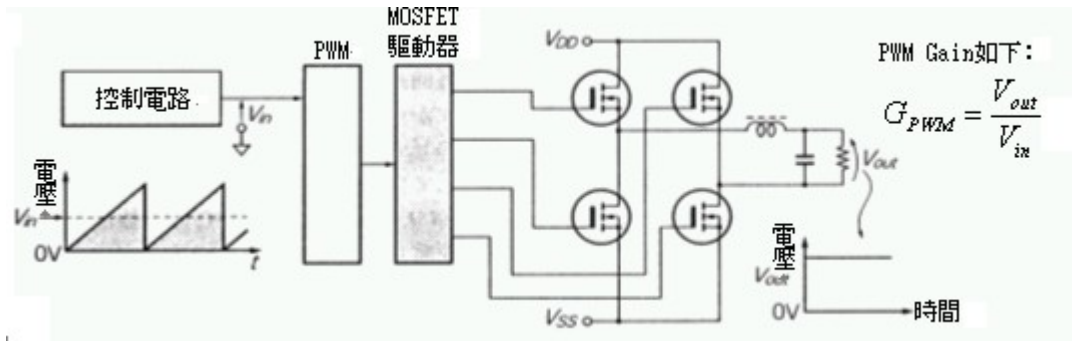


圖10 PWM的Gain

▲ TOP

數位輸入PWM電路設計

目前市面上有許多內建數位PWM電路的單晶片微處理器與DSP可供選擇，例如Renesas的H8系列產品幾乎都有內建數位PWM電路，除此之外還有許多DSP也數位PWM電路。接著要介紹利用數位控制的PWM電路動作特性。

圖11是利用通用邏輯IC製成的數位輸入PWM電路，它的解析度為8位元，carry頻率為20kHz；照片3是該數位輸入PWM的電路基板實際外觀。

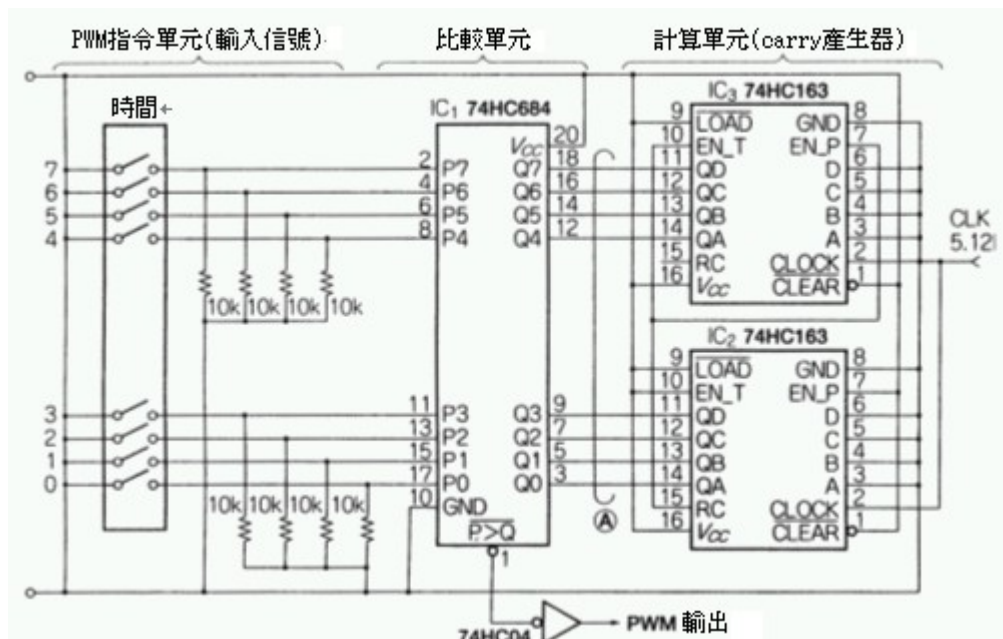
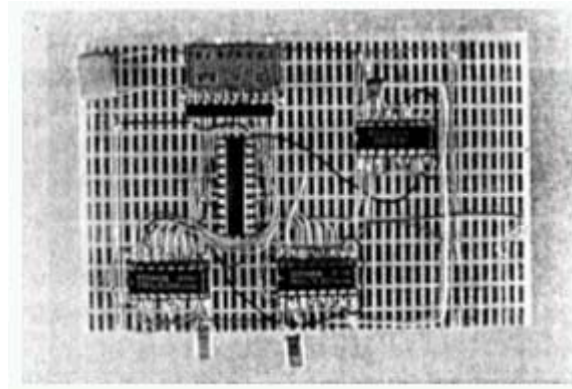


圖11 8位元，20kHz carry頻率的數位輸入PWM電路



照片3 8位元，20kHz carry頻率的數位輸入PWM基板

clock頻率為5.12kHz，信號源使用可以將正弦波振盪器的輸出作波形整形的石英振盪器。上述clock信號源利用74HC163分割成1/28，同時產生頻率為20kHz的號。

圖12是counter IC 74HC162的timing chart；圖13是8位元等級(magnitude)比較器74HC684的功能方塊圖。輸出電壓頻率為50/60Hz的交流輸出switching電源，基於與轉換效率等考量，一般carry頻率大多是20kHz，由於20kHz的一周期為50μs，50Hz的一周期為20ms，因此正弦波一周期的脈衝數等於20ms/50μs=400 脈衝。

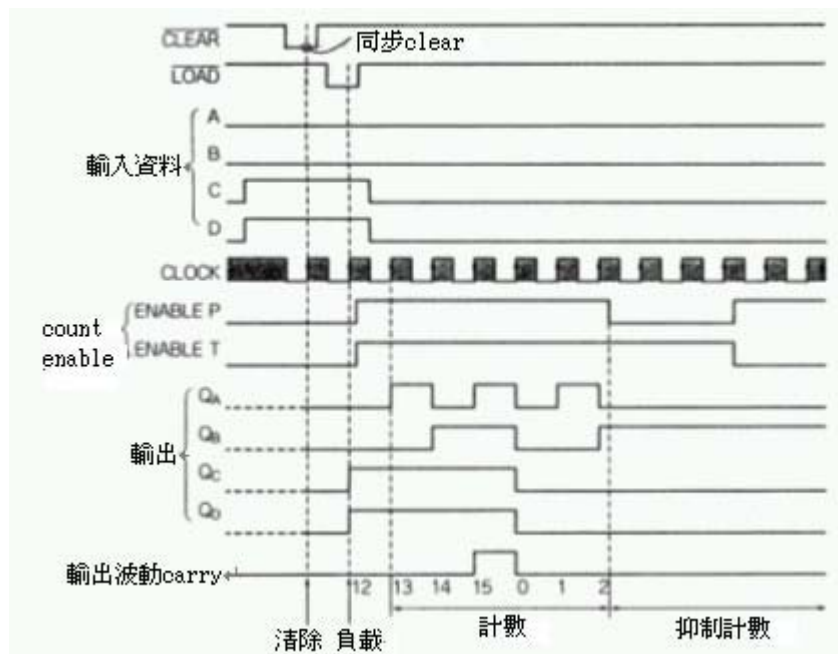


圖12 4位元binary counter IC 74HC162的timing charter

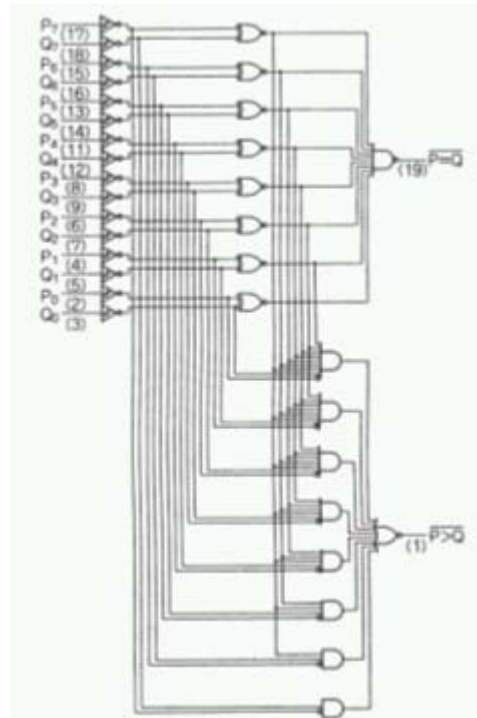


圖13 8位元等級比較器74HC684的功能方塊圖

動作上首先利用DIP開關設定8位元的信號(它相當於上述類比PWM的信號輸入)，如此便可以將8位元的信號輸入到比較器IC 74HC684內部，接著使用2個8位器(counter)依照0~255順序，使4位元二進位(binary)計數器74HC163輸出計數(此時計數器相當於carry產生器，比較器相當於PWM的比較器)。

假設取圖11的carry產生器(亦即計數器的輸出(□部))，以及clock為橫軸進行描繪(plot)，就可以獲得圖14的輸出波形特性圖。如果計數器的輸出一直到 $2^8-1=255$ count up的話，此時只要簡單的reset動作就可以歸零，並獲得階梯狀的三角波。至於比較器74HC684主要功能，是使DIP開關的輸出信號與計數器的輸出信號較。

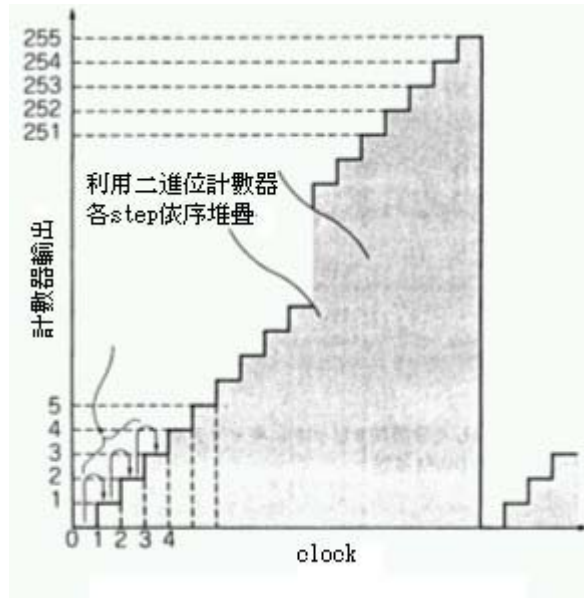
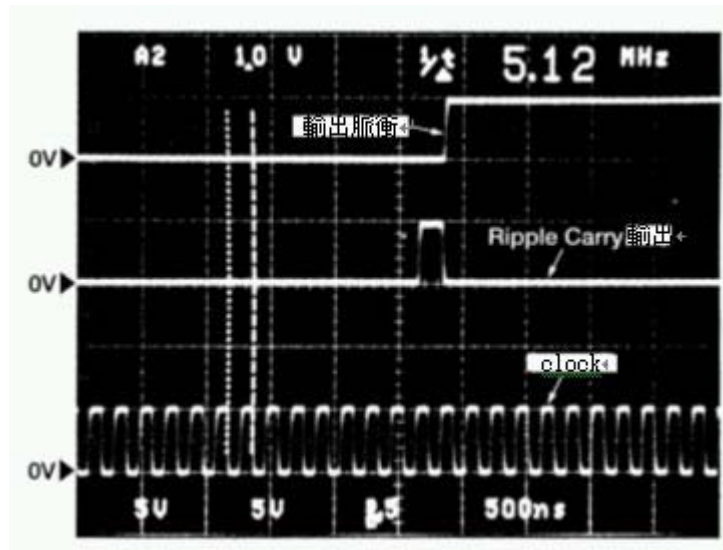


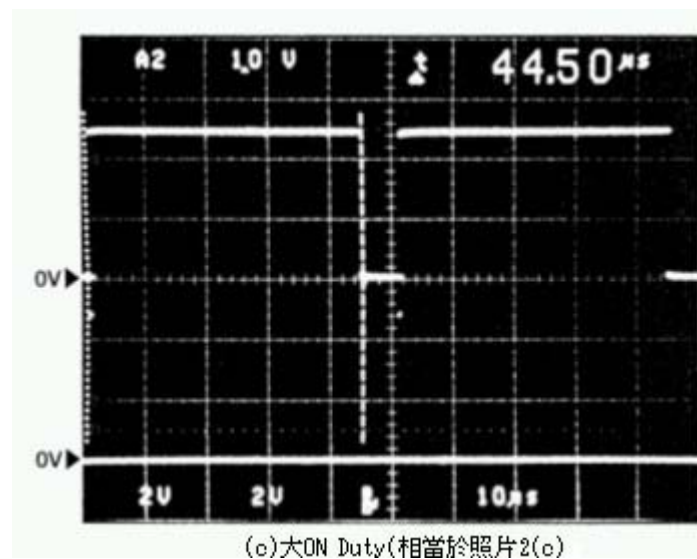
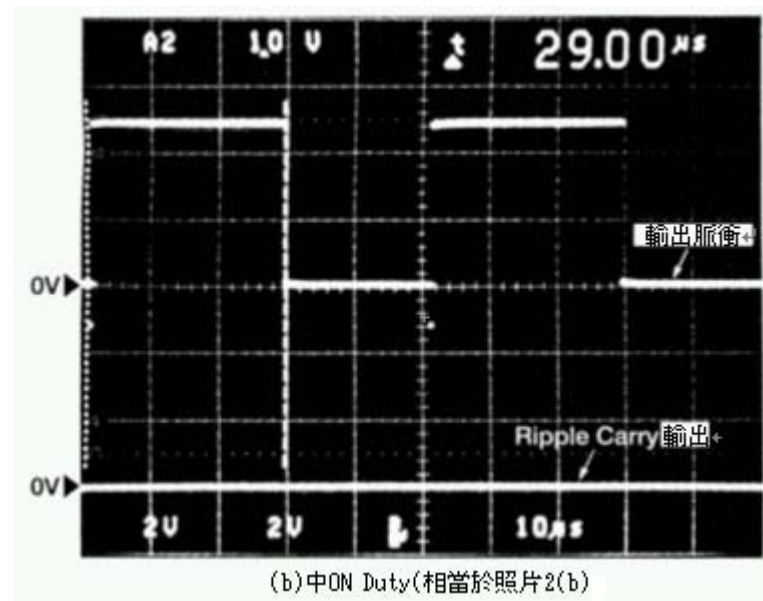
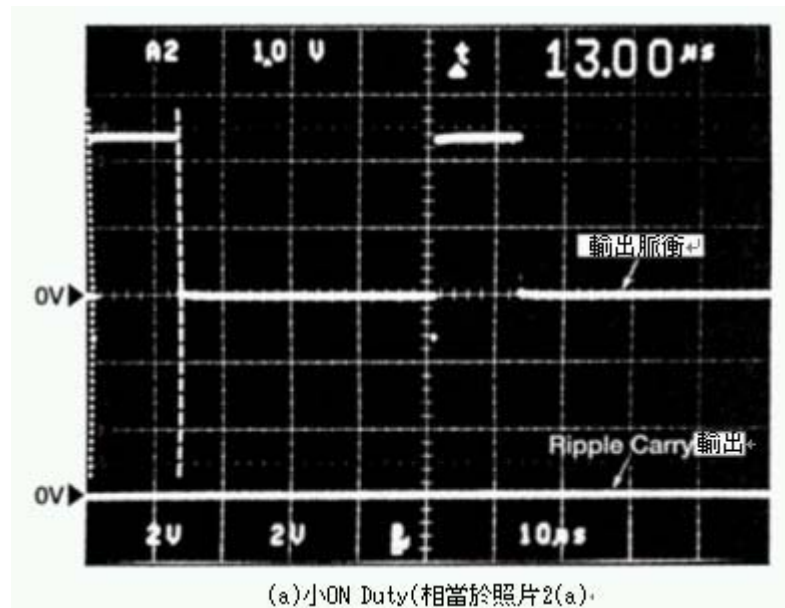
圖14 Carry(圖11)的輸出波形特性

照片4是上述圖11數位輸入PWM電路各部位的動作波形，由上而下分別是PWM輸出脈衝的站立端緣(edge)、IC₃第15pin(counter255時的”H”)，以及5.12MHz (clock)波形。



照片4 圖11數位輸入PWM電路各部位的動作波形
(5V/div.,500ns/div.)

照片5是上述圖11電路的動作波形，它幾乎與類比PWM電路完全相同條件動作，由上而下分別是輸出脈衝與IC₃第15pin(Ripple Carry Output)的脈衝波形。



照片5 圖11數位輸入PWM電路的動作(5V/div.,500ns/div.)

圖11是8位元數位輸入PWM電路，單位cycle脈衝寬度只能作256階變化，換句話說該電路的分解能為1/256，若換算成時間頻率為的20kHz脈衝寬度為50 μ s，若50 μ s \div 256= 0.195 μ s大約只能獲得0.2 μ s的控制精度。

假設上述數位輸入PWM電路適用於48V輸出的電源，如此一來單位step為0.4%，若換算成電壓大約可作188mV變化，如此的電壓變化根本稱不上所謂的精密論上提高位元數可以增加電路的分解能，進而獲得更精密的控制，例如16位元的分解能為0.0015% (大約是0.73mV)，不過根據下式計算結果顯示，此時clock達1310MHz：

$$20\text{kHz} \times 2^{16} = 1310000\text{kHz} = 1310\text{MHz}$$

雖然目前CPU的動作頻率還有高頻化發展空間，不過對電源電路而言卻不具實用化價值，尤其是隨著電力轉換除了噪訊對策之外，clock造成的額外輻射使得更加棘手，雖然類比PWM電路的分解可以無限大，相較之下數位輸入PWM電路的分解能卻有一定限制，而且分解能會與位元數呈一定比例關係。

▲ TOP

如何決定Carry頻率上限

相同輸出電力(功率)時Carry頻率越高，電感與電容器就可以更小型化。switching電源通常可作 $\frac{1}{\sqrt{f}}$ 比例的小型化，事實上switching頻率的高頻化，對沒有太大幫助，因為高頻化反而更容易引發switching損失。決定switching頻率的方法之一是參考噪訊(noise)規格，尤其是各種電子產品都會根據特定的頻寬定動作時的噪訊限度值。噪訊規格中規範的噪訊有2種，分別是：

- 從牆面內電源插座(concentric plug)折返的噪訊端子電壓。
- 電波放射的額外輻射。

噪訊端子電壓規範的最低頻率非常低，如圖15所示日本資訊處理設備等電波障礙自主規範協會(VCCI)規定的噪訊限度值為150kHz以上；美國FCC的噪訊限限上。

PWM控制方式的switching電源的switching頻率，亦即三角波的頻率若低於上述限度值規範時，就可以輕易進行噪訊對策，因此筆者建議外銷日本地區的資訊採用130kHz的switching頻率，美洲地區則採用400kHz的switching頻率，尤其是高功率振盪頻率低於規範的限度值，對日後的噪訊對策具有直接助益。

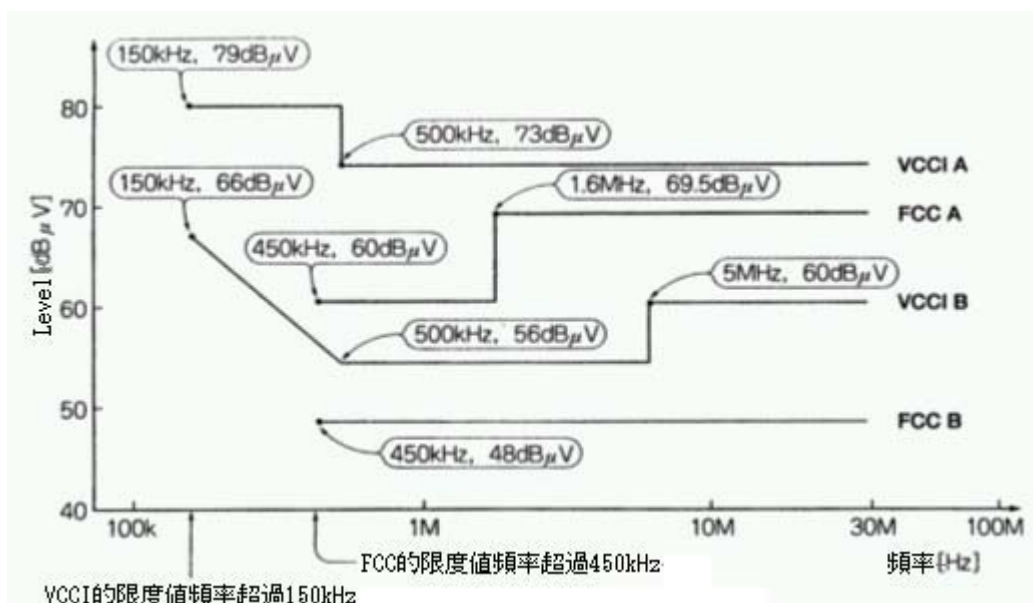


圖15 雜訊端子電壓的限度值

數位輸入PWM電路的clock頻率比switching頻率高，例如上述20kHz、8位元的switching頻率為，16位元的switching頻率則為1310MHz，如此高頻電波會變成噪
射。

至於輻射噪訊的規範，基於5.12MHz與1310MHz的輻射噪訊對策，必需使用高單價金屬筐體等考量，因此規定限度值不可以超過30MHz以上。此外carry頻率
取決於元件的特性，一般而言功率MOSFET等switching元件的turn off時間大多低於20μs以下，若考慮該元件的規範範圍與dead time，switching周期的0.5%時，
計算結果顯示carry頻率的上限大約是。

$$f_{sw} = \frac{1}{20ns \times 100 / 0.5} = 250kHz$$

整流電路常見的fast recover二極體等高速逆復原時間低於50ns，此處同樣假設switching周期為0.5%，根據下式計算結果顯示carry頻率的上限大約是100kHz。

$$f_{sw} = \frac{1}{50ns \times 100 / 0.5} = 100kHz$$

雖然計算值相當低不過實際上電路設計時，若干改善技巧仍然可以有效提高carry的動作頻率。

▲ TOP

結語

switching方式的電源電路分成數位輸入PWM電路與類比PWM電路兩種，基於成本效益(cost performance等考量，類比PWM電路方式依舊是市場主流。一般語
積和演算的DSP，未來若能大幅降低製作成本，類似Inverter、Switching電源、DC-DC Converter等電源電路，勢必全部被數位控制方式取代。

▲ TOP

本文內容（包括圖片）非經同意不得轉載（除有另行約定外）

EEdesign 擁有內文著作權，但文責由作者自行負責，不代表本網站立場。

[【TOP】](#) [【關閉視窗】](#) [【回上一頁】](#) [【回首頁】](#)